



3-8-2

2829

PATENT  
Docket No. JCLA7749  
page 1

#2  
3-23-2  
Roberto  
Priority  
Doc.

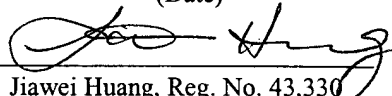
IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of : JAMES SENG-JU NI et al.  
Application No. : 09/990,856  
Filed : November 21, 2001  
For : CIRCUIT TRIMMING OF PACKAGED IC CHIP  
  
Examiner :  
  
Art Unit :

Certificate of Mailing

I hereby certify that this correspondence and all marked attachments are being deposited with the United States Postal Service as Express mail (EL857834919US) in an envelope addressed to: Assistant Commissioner for Patents, Washington, D.C. 20231, on

March 6, 2002  
(Date)

  
Jiawei Huang, Reg. No. 43,330

ASSISTANT COMMISSIONER FOR PATENTS  
WASHINGTON, D.C. 20231

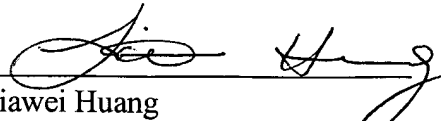
Sir:

Transmitted herewith is a certified copy of Taiwan Application No. 90121109 filed on August 28, 2001.

A return prepaid postcard is also included herewith.

It is believed no fee is due. However, the Commissioner is authorized to charge any fees required, including any fees for additional extension of time, or credit overpayment to Deposit Account No. 50-0710 (Order No. JCLA7749). A duplicate copy of this sheet is enclosed.

Date: 3/6/2002

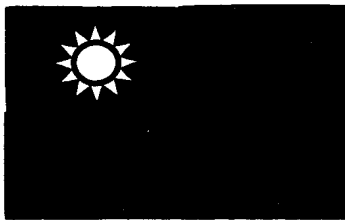
By:   
Jiawei Huang  
Registration No. 43,330

Please send future correspondence to:  
J. C. Patents  
4 Venture, Suite 250  
Irvine, California 92618  
(949) 660-0761

TECHNOLOGY CENTER 2800

FORM 17

301A7749  
09/990,856



# 中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE  
MINISTRY OF ECONOMIC AFFAIRS  
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，  
其申請資料如下：

This is to certify that annexed is a true copy from the records of this  
office of the application as originally filed which is identified hereunder:

申請日：西元 2001 年 08 月 28 日  
Application Date

申請案號：090121109  
Application No.

申請人：立生半導體股份有限公司  
Applicant(s)

局長  
Director General

陳明邦

發文日期：西元 2001 年 12 月 12 日  
Issue Date

發文字號：09011019377  
Serial No.

TECHNOLOGY CENTER

7000 418000

GENECON

申請日期	
案 號	
類 別	

A4  
C4

(以上各欄由本局填註)

發明專利說明書		
一、發明 新型名稱	中 文	利用磁場微調已封裝晶片之調整系統、方法及裝置
	英 文	
二、發明人 創作	姓 名	倪慎如
	國 籍	中華民國
	住、居所	新竹科學園區湖濱一路 31 號之 1
三、申請人	姓 名 (名稱)	立生半導體股份有限公司
	國 籍	中華民國
	住、居所 (事務所)	新竹市科學工業園區工業東七路七號
	代 表 人 姓 名	徐善可

裝

訂

線

四、中文發明摘要（發明之名稱：利用磁場微調已封裝晶片之調整系統、）  
方法及裝置

一種利用磁場微調已封裝晶片之調整系統、方法及裝置，此裝置係將已封裝完成之晶片調整至最佳狀態，而此裝置具有霍爾極板、偵測放大裝置、解碼裝置以及可程式化調整裝置。當霍爾極板感應磁場變化後，產生相對應之電位信號，就輸出至偵測放大裝置，此偵測放大裝置放大電位信號後，再輸出至解碼裝置，解碼裝置將放大後之電位信號轉換成相對應之解碼信號，最後輸出至可程式化調整裝置，可程式化調整裝置會依據解碼信號程式化可程式化裝置。磁場變化係靠測試機台去測量晶片，再依據測量晶片之結果，利用磁場產生器產生磁場。

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

英文發明摘要(發明之名稱:

## 五、發明說明(1)

本發明是有關於一種微調已封裝晶片之調整系統、方法及裝置且特別是有關於一種利用磁場微調已封裝晶片之調整系統、方法及裝置。

以往實際在進行晶片的製程及包裝上會產生的一些生產上的問題，使得最後產生的晶片與當初設計的理想晶片的狀況有所落差。假使晶片是屬於數位晶片其影響不大，但在要求嚴謹的類比晶片上，就會產生很大的問題。

請參考第 1 圖，圖中所繪示係根據習知之調整裝置一般而言，當一個信號輸入到類比晶片 100，經由類比晶片 100 的處理後，所產生出來的信號其誤差是不容許太大的，因此依靠外界的电壓或電流經由金屬墊片(PAD)103、104、106 去改變調整裝置 102 之保險絲 108、110、112 之狀態，藉由調整裝置 102 來調整類比晶片 100 所輸出的信號，調整到可以允許的範圍內。但實際上金屬墊片在晶片上會佔據過大的面積，使得所生產的晶片會過於龐大，另一考量點上，當類比晶片在開始的設計上沒有預留晶片的腳時，其類比晶片更無法利用外界的电壓或電流去改變調整裝置，當類比晶片無法得到有效的調整，無法將輸出調整到允許的範圍內，此類比晶片根本不能使用。

有鑑於此，本發明係提供一種利用磁場來微調之調整系統、方法及裝置，外界不需透過晶片的腳與金屬墊片，來改變調整裝置，既可以節省晶片的空間，又可以當晶片在無預留晶片的腳時，也可以改變調整裝置，進而使得達到晶片之最佳狀態。

(請先閱讀背面之注意事項再填寫本頁)

裝  
訂  
線

## 五、發明說明(一)

本發明提供一種利用磁場來微調之調整裝置，此利用磁場來微調之調整系統係將已封裝完成之晶片調整至最佳狀態，此利用磁場來微調之調整裝置具有霍爾極板(Hall Plate)、偵測放大裝置、解碼裝置以及可程式化調整裝置，其中偵測放大裝置連接霍爾極板之輸出端、解碼裝置連接偵測放大裝置之輸出端、可程式化調整裝置連接解碼裝置之輸出端。

當霍爾極板感應磁場變化後會產生相對應之電位信號，霍爾極板輸出電位信號至偵測放大裝置，此偵測放大裝置接收電位信號後，將放大的電位信號輸出至解碼裝置，解碼裝置會將放大後之電位信號轉換成相對應之解碼信號，最後解碼裝置輸出解碼信號至可程式化調整裝置，可程式化調整裝置會依據解碼信號程式化可程式化裝置。

其中磁場係利用測試機台去測量此晶片，再依據測量此晶片之結果，輸出測試信號到磁場產生器。當磁場產生器接收測試信號後，會依據測試信號產生磁場。

本發明另提供一種利用磁場來微調之調整方法：首先測量晶片，並依據測量晶片之結果產生磁場信號，再將磁場信號於晶片內部轉化成相對應之電位信號，接著依據電位信號，將電位信號轉換成相對應之解碼信號，最後依據解碼信號，對晶片進行微調模式。

本發明提出一種之利用磁場來微調之調整系統、方法及裝置，利用磁場的變化將微調的信號輸入至所要的調整系統，利用此方法不需要使用到多餘的金屬墊片，因此

(請先閱讀背面之注意事項再填寫本頁)

裝 · 訂 · 線

## 五、發明說明(3)

節省了不少晶片的面積。

爲讓本發明之上述目的、特徵、和優點能更明顯易懂，下文特舉較佳實施例，並配合所附圖式，作詳細說明如下：

圖式之簡單說明：

第 1 圖繪示習知之調整裝置；

第 2A 圖繪示較佳實施例之利用磁場來微調之調整裝置；

第 2B 圖繪示較佳實施例之利用磁場來微調之調整裝置之解碼裝置及可程式化調整裝置；

第 2C 圖繪示較佳實施例之利用磁場來微調之調整裝置之解碼裝置及可程式化調整裝置；

第 3 圖繪示較佳實施例之利用磁場來微調之調整系統；以及

第 4 圖繪示較佳實施例之利用磁場來微調之調整方法之流程圖。

標號說明：

100：類比晶片

102：調整裝置

103、104、106：金屬墊片

108、110、112：保險絲

200：調整裝置

202：磁場

204：霍爾極板

(請先閱讀背面之注意事項再填寫本頁)

裝  
訂  
線

## 五、發明說明(4)

206：偵測放大裝置

208：解碼裝置

210：可程式化調整裝置

216、218、220、222：保險絲

224、226、228、230：阻抗

300：測試機台

302：磁場產生器

304：晶片

### 較佳實施例

請參考第 2A 圖，圖中繪示係根據較佳實施例之利用磁場來微調之調整裝置，此調整裝置 200 係將已封裝完成之晶片調整至最佳狀態，此調整裝置 200 具有霍爾極板 204、偵測放大裝置 206、解碼裝置 208 以及可程式化調整裝置 210。其中，偵測放大裝置 206 連接霍爾極板 204 之輸出端、解碼裝置 208 連接偵測放大裝置 206 之輸出端、可程式化調整裝置 210 連接解碼裝置 208 之輸出端。其中此可程式化調整裝置 210 具有可程式化裝置。而在本實施中所使用之可程式化裝置，舉例來說，可為第 2B 圖或第 2C 圖所示之保險絲 216、218、220、222。

當調整裝置 204 的霍爾極板 202 感應到磁場 202 變化後，將磁場 202 變化轉化成相對應的電位信號輸出給偵測放大裝置 206，經由偵測放大裝置 206 將電位信號放大後，再輸出到解碼裝置 208。例如圖中的磁場 202 變化是 1001，當霍爾極板 202 感應磁場 202 後，就輸出電位信號為 1001。



## 五、發明說明 ( 5 )

請參考第 2B 圖，圖中繪示係根據較佳實施例之利用磁場來微調之調整裝置之解碼裝置及可程式化調整裝置，其中，同樣的標號用以標示與第 2A 圖相同的元件。當解碼裝置 208 接收放大之電位信號後，會依據電位信號轉換成相對應的解碼信號，將解碼信號輸出給可程式化調整裝置 210，可程式化調整裝置 210 便會依據解碼信號，對晶片進行微調模式，依據解碼信號程式化保險絲 216、218、220、222，爲了係將晶片調整至最佳狀態。圖中的電位信號係爲串列型態，經由解碼裝置 208 轉換成並列型態的解碼信號，再輸出到可程式化調整裝置 210 進行微調模式，此時的可程式化調整裝置 210 接到 1001 的解碼信號後，會將保險絲 216 及 222 的狀態改變，由原本的導通變成斷路，其中熟知此技藝者可知本實施例使用之保險絲可以係利用電流改變狀態的金屬保險絲(Metal Fuse)與多晶保險絲(Poly Fuse)，若係利用電壓改變狀態的保險絲，可以使原本未導通的電路變成通路的保險絲，在此情況下可使用快速推動二極體(Zapped Diode)、可電性程式化唯讀記憶體(EPROM)、可電性抹除且可程式化唯讀記憶體(EEPROM)、非晶矽基底反保險絲(a-Si based)以及氧化矽/氮化矽/氧化矽基底反保險絲(ONO based Antifuse)。

請參考第 2C 圖，圖中繪示係根據較佳實施例之利用磁場來微調之調整裝置之解碼裝置及可程式化調整裝置，圖中即是可程式化調整裝置 210 進行微調模式後之結果，此時的晶片可以藉由可程式化調整裝置 210 將輸出的信號

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明(6)

會先經由阻抗 224、保線絲 218、保線絲 220 最後至阻抗 230，以提昇或降低晶片之輸出信號之電位，進而將晶片調整到最佳的狀態。

請參考第 3 圖，圖中繪示係根據較佳實施例之利用磁場來微調之調整系統，此系統具有測試機台 300、磁場產生器 302 以及已封裝完成之晶片 304，其中晶片 304 係具有利用磁場來微調之調整裝置。第 2A 圖的磁場 202 之變化係利用測試機台 300 去測量晶片 304 之狀態，依據測量晶片 304 之結果，輸出測試信號到磁場產生器 302。當磁場產生器 302 接收測試信號後，會依據測試信號產生磁場，晶片 304 中調整裝置依據磁場變化，做出上述的調整動作，重複測量晶片 304，並依據測量晶片 304 之結果，持續調整直到將晶片 304 至最佳狀態。

請參考第 4 圖，圖中繪示係根據較佳實施例之利用磁場來微調之調整方法之流程圖，首先執行步驟 S400 測量晶片，並依據測量晶片的結果，以做為磁場信號，再執行步驟 S402，依據磁場信號，將磁場信號於晶片內部轉化成相對應的電位信號，之後執行步驟 S404 依據電位信號，將電位信號於晶片內部轉化成轉換成相對應的解碼信號，最後執行步驟 S406 依據解碼信號，對晶片做微調模式，執行步驟 S408，判斷晶片是否為最佳狀態，若晶片不是最佳狀態，回到步驟 S400。

因此，本發明的優點係當晶片在無預留晶片的腳時，利用磁場的變化讓晶片感應後去改變調整裝置，進而使得

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明( 7 )

達到晶片之最佳狀態。

本發明的另一優點係外界不需透過晶片的腳與金屬墊片，利用磁場的變化讓晶片感應後來改變調整裝置，可以節省晶片的面積。

綜上所述，雖然本發明已以較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作各種之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。

(請先閱讀背面之注意事項再填寫本頁)

裝 · 訂 · 線

## 六、申請專利範圍

1.一種利用磁場微調已封裝晶片之調整裝置，將已封裝完成之一晶片調整至最佳狀態，包括：

一霍爾極板，感應磁場變化以產生相對應之一電位信號；

一偵測放大裝置，連接該霍爾極板之輸出端，接收該電位信號並放大該電位信號；

一解碼裝置，連接該偵測放大裝置之輸出端，接收由該偵測放大裝置所放大之該電位信號，並將放大後之該電位信號轉換成相對應之一解碼信號；以及

一可程式化調整裝置，具有複數個可程式化裝置，該可程式化調整裝置連接該解碼裝置以接收該解碼信號，並依據該解碼信號程式化該些可程式化裝置。

2.如申請專利範圍第 1 項所述之利用磁場微調已封裝晶片之調整裝置，其中該可程式化裝置係為一金屬保險絲。

3.如申請專利範圍第 1 項所述之利用磁場微調已封裝晶片之調整裝置，其中該可程式化裝置係為一多晶保險絲。

4.如申請專利範圍第 1 項所述之利用磁場微調已封裝晶片之調整裝置，其中該可程式化裝置係為一快速推動二極體。

5.如申請專利範圍第 1 項所述之利用磁場微調已封裝晶片之調整裝置，其中該可程式化裝置係為一可電性程式化唯讀記憶體。

(請先閱讀背面之注意事項再填寫本頁)

裝  
訂  
線

## 六、申請專利範圍

6.如申請專利範圍第 1 項所述之利用磁場微調已封裝晶片之調整裝置，其中該可程式化裝置係為一可電性抹除且可程式化唯讀記憶體。

7.如申請專利範圍第 1 項所述之利用磁場微調已封裝晶片之調整裝置，其中該可程式化裝置係為一非晶矽基底反保險絲。

8.如申請專利範圍第 1 項所述之利用磁場微調已封裝晶片之調整裝置，其中該可程式化裝置係為一氧化矽/氮化矽/氧化矽基底反保險絲。

9.一種利用磁場微調已封裝晶片之調整方法，將已封裝完成之一晶片調整至最佳狀態，包括以下步驟：

測量該晶片，並依據測量該晶片之結果產生一磁場信號；

將該磁場信號於該晶片內部轉化成相對應之一電位信號；

依據該電位信號，將該電位信號轉換成相對應之一解碼信號；以及

依據該解碼信號，對該晶片進行一微調模式。

10.一種利用磁場微調已封裝晶片之調整系統，將已封裝完成之一晶片調整至最佳狀態，包括：

一測試機台，測量該晶片，並依據測量該晶片之結果，輸出一測試信號；

一磁場產生器，接收該測試信號，依據該測試信號產生一磁場；以及

(請先閱讀背面之注意事項再填寫本頁)

裝  
訂  
線

## 六、申請專利範圍

該晶片，包括：

一霍爾極板，感應該磁場變化以產生相對應之一電位信號；

一偵測放大裝置，連接該霍爾極板之輸出端，接收該電位信號並放大該電位信號；

一解碼裝置，連接該偵測放大裝置之輸出端，接收由該偵測放大裝置所放大之該電位信號，並將放大後之該電位信號轉換成相對應之一解碼信號；以及

一可程式化調整裝置，具有複數個可程式化裝置，該可程式化調整裝置連接該解碼裝置以接收該解碼信號，並依據該解碼信號程式化該些可程式化裝置。

11.如申請專利範圍第 10 項所述之利用磁場微調已封裝晶片之調整系統，其中該可程式化裝置係為一金屬保險絲。

12.如申請專利範圍第 10 項所述之利用磁場微調已封裝晶片之調整裝置，其中該可程式化裝置係為一多晶保險絲。

13.如申請專利範圍第 10 項所述之利用磁場微調已封裝晶片之調整裝置，其中該可程式化裝置係為一快速推動二極體。

14.如申請專利範圍第 10 項所述之利用磁場微調已封裝晶片之調整裝置，其中該可程式化裝置係為一可電性程式化唯讀記憶體。

15.如申請專利範圍第 10 項所述之利用磁場微調已封

(請先閱讀背面之注意事項再填寫本頁)

裝  
訂  
線

## 六、申請專利範圍

裝晶片之調整裝置，其中該可程式化裝置係為一可電性抹除且可程式化唯讀記憶體。

16.如申請專利範圍第 10 項所述之利用磁場微調已封裝晶片之調整裝置，其中該可程式化裝置係為一非晶矽基底反保險絲。

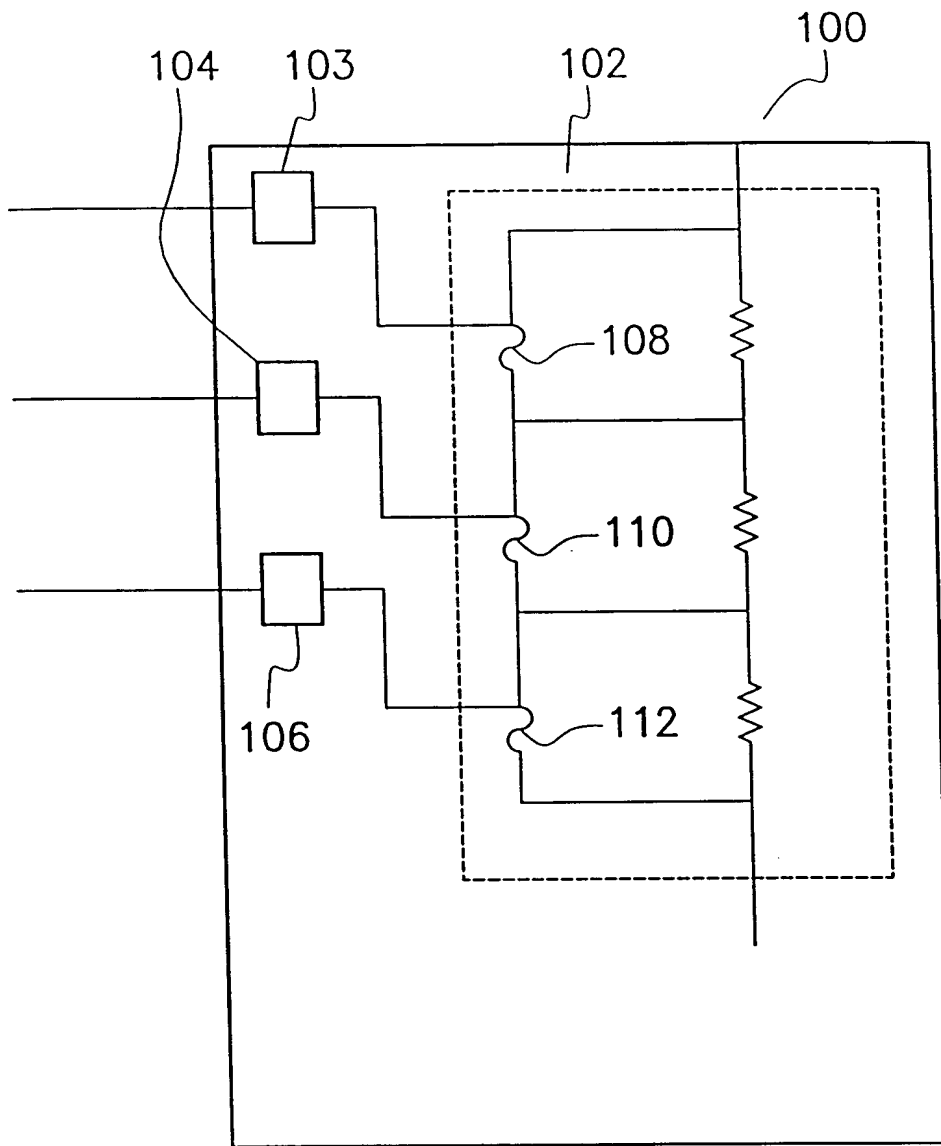
17.如申請專利範圍第 10 項所述之利用磁場微調已封裝晶片之調整裝置，其中該可程式化裝置係為一氧化矽/氮化矽/氧化矽基底反保險絲。

(請先閱讀背面之注意事項再填寫本頁)

裝

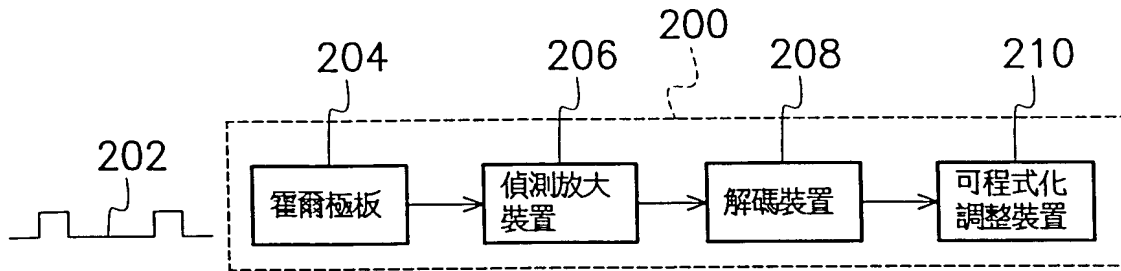
訂

線

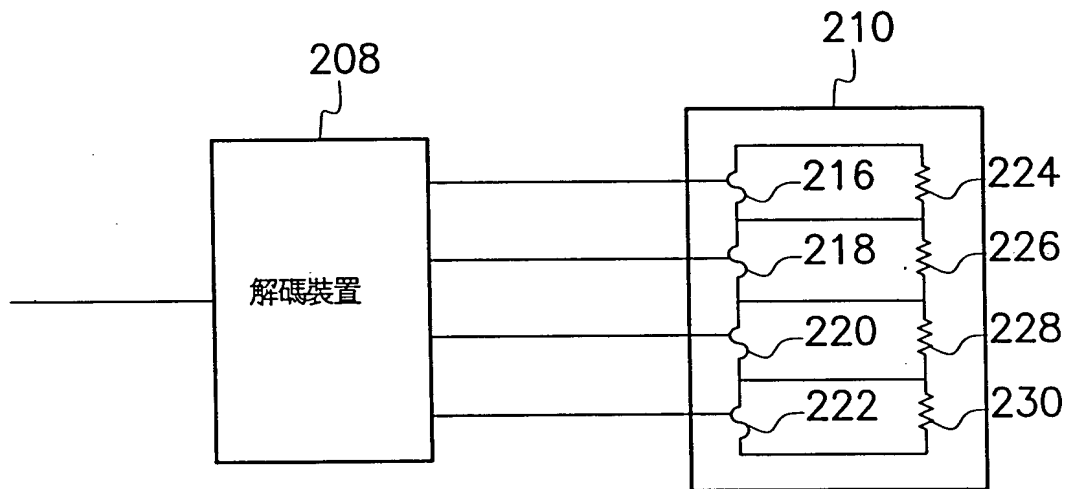


第 1 圖

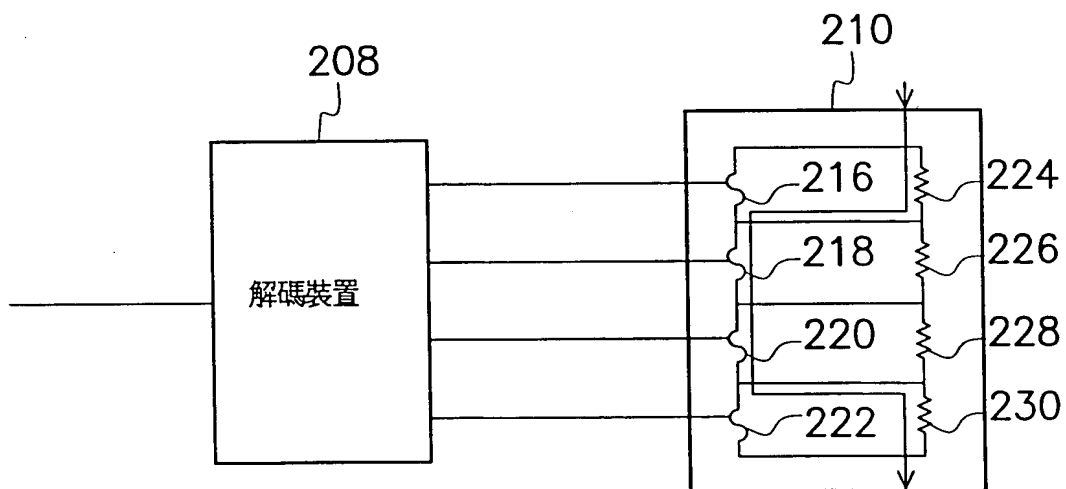




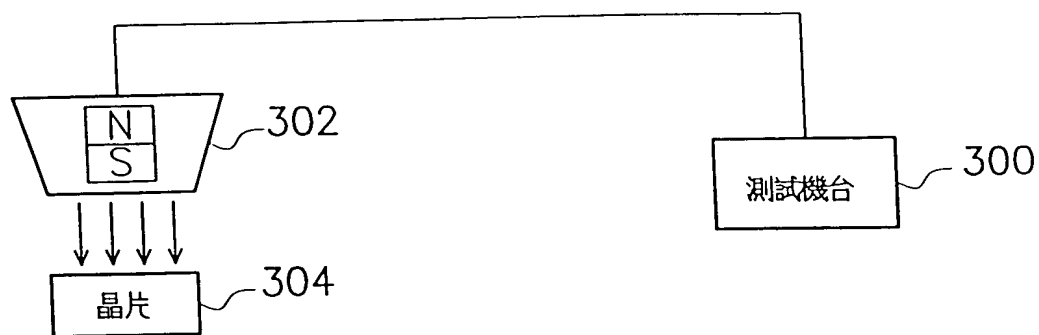
第 2A 圖



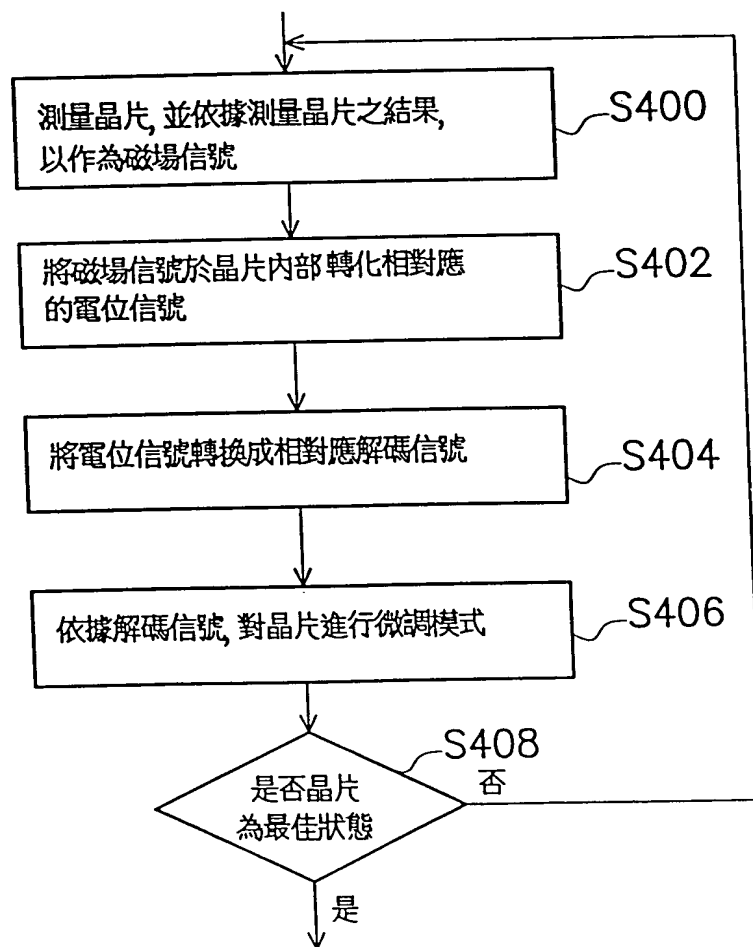
第 2B 圖



第 2C 圖



第 3 圖



第 4 圖